

# (19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl. <sup>6</sup> G06F 1/28	(11) 공개번호 특 1998-079463
	(43) 공개일자 1998년 11월 25일
(21) 출원번호 특 1997-059986	
(22) 출원일자 1997년 11월 14일	
(30) 우선권주장 97-088480 1997년 04월 07일 일본(JP)	
(71) 출원인 미쓰비시 덴키 가부시끼가이샤	
	일본 도쿄도 지요다쿠 마루노우치 2-2-3 미쓰비시 일렉트릭 세미컨덕터 소프트웨어 가부시끼가이샤 에노모토 타츠타
(72) 발명자 일본 효고켄 이타미-시 추오 3-1-17 쿠보 켄지	
	일본 효고켄 이타미-시 추오 3-1-17 미쓰비시 일렉트릭 세미컨덕터 소프트웨어 가부시끼 가이샤 내 나카지마 토요카츠
	일본 효고켄 이타미-시 추오 3-1-17 미쓰비시 일렉트릭 세미컨덕터 소프트웨어 가부시끼 가이샤 내 마에우라 히로유키
	일본 효고켄 이타미-시 추오 3-1-17 미쓰비시 일렉트릭 세미컨덕터 소프트웨어 가부시끼 가이샤 내
(74) 대리인 김창세	

심사청구 : 있음

## (54) 마이크로컴퓨터

### 요약

종래에는, 전원 전압의 저하에 따라 출력 신호의 전압 레벨이 저하되어 오동작이 발생하는 경우가 있었다.

본 발명은, 기준 전압을 이용하여 소정 동작을 행하는 동작 회로와, 기준 전압을 마이크로컴퓨터의 외부로부터 입력하기 위한 기준 전압 입력 단자와, 기준 전압 입력 단자로부터 입력된 기준 전압을 전원으로 하여, 마이크로컴퓨터로부터 외부에 제어 신호를 출력하기 위한 출력 회로를 구비하는 마이크로컴퓨터를 제공한다.

### 대표도

### 도 1

### 명세서

### 도면의 간단한 설명

- 도 1은 본 발명의 실시예 1의 마이크로컴퓨터의 구성을 도시하는 블록도.
- 도 2는 본 발명의 실시예 1의 마이크로컴퓨터 각부의 신호의 시간적 변화를 도시한 도면.
- 도 3은 본 발명의 실시예 2의 마이크로컴퓨터의 구성을 도시하는 블록도.
- 도 4는 본 발명의 실시예 3의 마이크로컴퓨터의 구성을 도시하는 블록도.
- 도 5는 본 발명의 실시예 4의 마이크로컴퓨터의 구성을 도시하는 블록도.
- 도 6은 종래 예의 마이크로컴퓨터의 구성을 도시하는 블록도.
- 도 7은 종래 예의 마이크로컴퓨터 각부의 신호의 시간적 변화를 도시한 도면.

\* 도면의 주요부분에 대한 부호의 설명

100, 100a, 100b, 100c : 마이크로컴퓨터

103 : 기준 전압 입력 단자

130 : 출력 회로

131 : P 채널 MOSFET(P 채널 전계 효과 트랜지스터)

132 : N 채널 MOSFET(N 채널 전계 효과 트랜지스터)  
 140 : A/D 변환기(동작 회로)  
 141 : 스위치  
 150 : 볼티지 팔로워형 증폭 회로(볼티지 팔로워 회로)  
 VREF : 기준 전압  
 P, P1, P2, ..., Pn-1 : 접속점  
 R1, R2, ..., Rn-1 : 래더 저항(저항체)

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 마이크로컴퓨터와 그 주변 회로의 신호 레벨이 다른 경우에 있어서도 주변 회로와의 인터페이스를 취할 수 있는 마이크로컴퓨터에 관한 것이다.

최근, 특히 통신 제어에 사용되는 반도체에 있어서는, 취급하는 신호의 레벨이 반도체의 동작 전압 레벨과 다른 경우가 있으며, 이러한 경우에는 동작상 불량을 발생시키는 경우가 있다.

도 6은 종래의 마이크로컴퓨터에 내장된 출력 회로의 구성을 도시하는 블록도이다. 동 도면에 있어서, (10)은 마이크로컴퓨터, (11)은 전원 전압 VDD1이 공급되는 전원 단자, (12)는 마이크로컴퓨터(10)의 시리얼 출력 단자, (13)은 전원 단자(11)로부터 입력되는 전원 전압 VDD1을 출력 전압 VDD2까지 강압하는 강압 회로, (14)는 P 채널 MOSFET, (15)는 N 채널 MOSFET을 각각 도시하고 있다. 또, P 채널 MOSFET(14), N 채널 MOSFET(15)의 게이트에는 출력 회로의 전단(前段)의 신호 S1이 입력되어 있다. 또한, 시리얼 출력 단자(12)로부터는 신호 T1이 출력된다.

다음에 동작에 대하여 설명한다.

도 7은 도 6의 각 부분의 신호 상태를 도시한 도면이다. 동 도면에 있어서 V0H는 시리얼 출력 단자(12)로부터 출력되는 신호의 「H」 출력의 하한(下限) 레벨을 나타내는 도면이다.

즉, 이 V0H는 주변 회로의 신호 레벨의 규격인 「H」 레벨의 하한을 나타내고 있다.

전원 단자(11)로부터 입력되는 VDD1은 이 마이크로컴퓨터(10)의 CPU(도시하지 않음) 등에 전원을 공급함과 동시에 강압 회로(13)에 공급된다. 강압 회로(13)에서는 전원 전압 VDD1이 출력 전압 VDD2로 강압되어 P 채널 MOSFET(14), N 채널 MOSFET(15)에 의해 구성되는 출력단에 전원으로 공급된다. 따라서, 마이크로컴퓨터(10)의 내부의 회로는 전원 전압 VDD1에 의해서 동작하지만, 시리얼 출력 단자(12)로부터 출력되는 신호의 레벨은 강압 회로(13)로부터 출력되는 출력 전압 VDD2의 전압 범위의 레벨로 된다.

그런데, 마이크로컴퓨터(10)의 부하의 증대 혹은 마이크로컴퓨터(10)에 공급하는 전원측의 용량 부족 등에 의해 도 7에 도시하는 바와 같이 전원 전압 VDD1이 저하되면 전원 전압 VDD1은 마이크로컴퓨터(10)를 동작시키는데는 충분하지만, 전원 전압 VDD1의 저하에 의해, 강압 회로(13)의 출력 전압 VDD2가 저하되어, 결과적으로 시리얼 출력 단자(12)로부터 출력되는 신호 레벨이 저하되게 된다. 이 경우에 출력 신호 T1이 주변 회로의 「H」 레벨의 하한 레벨을 하회하면 주변 회로의 동작이 정상적으로 실행되지 않게 된다고 하는 문제가 있었다.

종래의 마이크로컴퓨터는 이상과 같이 구성되어 있기 때문에, 마이크로컴퓨터에 공급되는 전원 전압이 저하하면 주변 회로에 출력하는 신호의 레벨이 저하하여 주변 회로가 정상적으로 동작하지 않게 된다고 하는 문제가 있었다.

#### 발명이 이루고자하는 기술적 과제

본 발명은 상기한 바와 같은 과제를 해결하기 위하여 이루어진 것으로서, 전원 전압이 변동한 경우에 있어서도 출력 신호의 전압 레벨의 저하에 따른 오동작을 방지할 수 있는 마이크로컴퓨터를 얻는 것을 목적으로 한다.

#### 발명의 구성 및 작용

본 발명의 청구항 1에 기재된 발명에 관한 마이크로컴퓨터는, 기준 전압을 마이크로컴퓨터의 외부로부터 입력하기 위한 기준 전압 입력 단자와, 기준 전압 입력 단자로부터 입력된 기준 전압을 전원으로 하여, 마이크로컴퓨터로부터 외부에 신호를 출력하기 위한 출력 회로를 구비한 것이다.

청구항 2에 기재된 발명에 관한 마이크로컴퓨터는, 기준 입력 단자로부터 입력된 기준 전압의 전류 증폭을 행하여, 전류 증폭후의 기준 전압을 출력 회로에 전원으로 공급하는 볼티지 팔로워 회로(voltage follower circuit)를 갖는 것이다.

청구항 3에 기재된 발명에 관한 마이크로컴퓨터는, 출력 회로가 직렬 접속된 P 채널 전계 효과 트랜지스터와 N 채널 전계 효과 트랜지스터로 구성된 것이다.

[발명의 실시예]

이하, 본 발명의 실시 일례를 설명한다.

#### [실시예 1]

도 1은 본 발명의 실시예 1의 마이크로컴퓨터의 구성을 도시하는 블록도이다. 도면에 있어서, (100)은 마이크로컴퓨터를 도시하고 있다. 마이크로컴퓨터(100)는, CPU(110)와, 패러렐 신호(parallel signal)로부터 시리얼 신호(serial signal)로 변환하는 시리얼·패러렐 변환기(120)와, 시리얼·패러렐 변환기(120)로부터 출력된 신호를 반전 증폭하는 출력 회로(130)와, A/D 변환기(동작 회로)(140)를 구비하고 있다. 또, (101)은 전원 전압 VDD의 입력 단자, (102)는 출력 회로(130)로부터 출력되는 신호 T1을 외부에 출력하기 위한 시리얼 출력 단자, (103)은 A/D 변환기(140)로 공급되는 기준 전압 VREF를 입력하기 위한 기준 전압 입력 단자이다.

출력 회로(130)는 P 채널 MOSFET(P 채널 전계 효과 트랜지스터)(131)와 N 채널 MOSFET(N 채널 전계 효과 트랜지스터)(132)가 직렬로 접속되어 구성되어 있다. 각각의 MOSFET의 게이트는 공통 접속되어, 시리얼·패러렐 변환기(120)로부터의 시리얼 신호 S1이 공통 접속된 게이트에 공급되도록 구성되어 있다.

다음에 동작에 대하여 설명한다.

마이크로컴퓨터(100)의 입력 단자(101)로부터 입력된 입력 전압 VDD는 CPU(110)를 비롯한 마이크로컴퓨터(100)의 각부에 전원으로서 공급된다. 한편, A/D 변환기(140)를 위한 기준 전압 VREF가 기준 전압 입력 단자(103)로부터 입력되어, A/D 변환기(140)로 기준 전압으로서 공급됨과 동시에 출력 회로(130)에 전원으로서 공급된다.

시리얼·패러렐 변환기(120)로부터의 시리얼 신호 S1이 「H」로 되면 P 채널 MOSFET(131)은 오프(off)로 되고, N 채널 MOSFET(132)은 온(on)으로 된다. 이 때문에 출력 회로(130)의 출력 신호 T1은 「L」이 된다. 반대로 시리얼 신호 S1이 「L」로 되면 P 채널 MOSFET(131)은 온으로 되고, N 채널 MOSFET(132)은 오프로 되기 때문에 출력 회로(130)의 출력 신호 T1은 「H」로 된다. 출력 신호 T1이 「H」로 된 경우에는, 거의 기준 전압 VREF의 전압 레벨로 된다. 그런데, 기준 전압 입력 단자(103)로부터 공급되는 기준 전압 VREF는 안정화된 전압으로서, CPU(110)에 공급되는 전원 전압 VDD와는 다른 계통이기 때문에, 마이크로컴퓨터(100)의 회로 내부의 부하의 변동 등에 영향을 받는 일없이 일정한 전압이 공급된다. 이 때문에, 기준 전압 VREF를 출력 신호 T1의 「H」레벨과 동일하게 되도록 설정하면 출력 레벨을 일정하게 유지할 수 있다.

도 2는 도 1의 각부 신호의 시간적인 전압 레벨의 변화를 나타낸 도면이다. 도면에 있어서 V0H는 시리얼 출력 단자(102)로부터 출력되는 신호의 「H」출력의 하한 레벨을 나타낸 도면이다. 즉, 이 V0H는 주변 회로의 신호 레벨 규격의 「H」레벨의 하한을 나타내고 있다. 동 도면에 도시하는 바와 같이, 마이크로컴퓨터(100) 내부의 부하의 변동 혹은 접속되는 전원 회로의 불량 등에 의해 전원 전압 VDD가 저하된 경우에 있어서도 신호 T1의 「H」레벨은 일정하며, 「H」레벨 출력중에는 주변 회로의 하한 레벨 V0H를 하회하는 일은 없다. 따라서, 전원 전압 VDD의 저하로 인한 마이크로컴퓨터(100)의 외부에 접속되는 주변 회로의 오동작을 방지할 수 있다.

#### [실시예 2]

도 3은 본 발명의 실시예 2의 마이크로컴퓨터의 구성을 도시하는 블록도이다. 도 1과 동일한 부분에는 동일한 부호를 부여하고, 중복되는 설명은 생략한다.

도 3에 있어서, (100a)는 마이크로컴퓨터, (150)은 기준 전압 입력 단자(103)로부터 입력되는 기준 전압 VREF를 전류 증폭하는 볼티지 팔로워(voltage follower)형 증폭 회로(볼티지 팔로워 회로)이다. 이 실시예 2에서는 실시예 1의 마이크로컴퓨터의 구성에 덧붙여 볼티지 팔로워형 증폭 회로(150)를 마련하고, 기준 전압 입력 단자(103)로부터 입력된 기준 전압 VREF를 볼티지 팔로워형 증폭 회로(150)에서 전류 증폭하여 출력 회로(130)에 전원으로서 공급한다.

이와 같이 볼티지 팔로워형 증폭 회로(150)를 마련함으로써 출력 회로(130)의 동적인(dynamic) 동작에 의해, 기준 전압 VREF의 전압 변동 등을 방지할 수 있어, A/D 변환기(140)의 변환 정밀도를 저하시키는 일 없이, 또한 시리얼 출력 단자(102)의 「H」레벨을 더욱 안정화시키는 것이 가능하다. 또, 볼티지 팔로워형 증폭 회로(150)에는 출력 단자와 부(負)입력 단자를 단락한 연산 증폭기(151)가 이용된다. 또한, 기준 전압 VREF는 통상 전류 용량이 크지 않은 것이 보통이기 때문에, 이 실시예 2와 같이 볼티지 팔로워형 증폭 회로(150)를 마련하는 것은 안정 동작을 행하기 위해서는 특히 효과적이다. 신호 T1을 출력하는 동작에 대해서는 실시예 1과 마찬가지로 하기 때문에 중복되는 설명을 생략한다.

#### [실시예 3]

도 4는 본 발명의 실시예 3의 마이크로컴퓨터의 구성을 도시하는 블록도이다. 도 3과 동일한 부분에는 동일한 부호를 부여하고, 중복되는 설명은 생략한다.

도면에 있어서, (100b)는 본 실시예 3의 마이크로컴퓨터, R1, R2, ..., Rn-1, Rn은 A/D 변환기(140) 내부의 저항체로서의 래더 저항(ladder resistors)을 나타내고 있다. 이 실시예 3에서는 A/D 변환기(140)의 내부에서 사용되는, 래더 저항 R1, R2, ..., Rn-1, Rn이 직렬로 접속된 래더 저항의 1개의 접속점 P에서 볼티지 팔로워형 증폭 회로(150)의 입력 단자에 접속되도록 구성되어 있다. 즉, 기준 전압 입력 단자(103)로부터 입력된 기준 전압 VREF가 래더 저항에 의해서 분압되고, 접속점 P의 전압 VREF2가 볼티지 팔로워형 증폭 회로(150)를 거쳐 출력 회로(130)에 전원으로서 공급된다.

이 때문에, 기준 전압 VREF의 전압 레벨이 마이크로컴퓨터(100b) 외부의 주변 회로의 기준으로 되는 전압 레벨과 다른 경우에도, 래더 저항의 탭(tap)으로부터의 분압된, 외부의 주변 회로의 「H」레벨의 전압에 적절한 전압 VREF2를 출력 회로(130)에 공급함으로써, 기준 전압 VREF의 전압 레벨과 외부의 주변 회로의 「H」레벨의 전압이 다른 경우에도, 안정된 「H」레벨 전압의 신호를 외부에 출력할 수 있다. 신호 T1을 출력하는 동작에 대해서는 실시예 1과 마찬가지로 하기 때문에 그 설명을 생략한다.

또, 래더 저항은 A/D 변환기(140)가 본래 가지고 있는 것이기 때문에, 이것을 이용함으로써 기준 전압 VREF를 전압 VREF2로 변환하는 특별한 회로를 부가하지 않아도 좋다.

#### [실시예 4]

도 5는 본 발명의 실시예 4의 마이크로컴퓨터의 구성을 도시하는 블록도이다. 도 4와 동일한 부분에는 동일한 부호를 부여하고, 중복되는 설명은 생략한다. 도 5에 있어서, (100c)는 이 실시예 4의 마이크로컴퓨터, (141)은  $n$ 개의 저항체  $R_1 \sim R_{n-1}$  각각의 접속점  $P_1 \sim P_{n-1}$  중 어느 하나의 접속점을 선택하여 볼티지 팔로워형 증폭 회로(150)의 입력 단자에 전기적으로 접속하는 스위치, (160)은 CPU(110)의 지시에 의해 스위치(141)가 어느 접속점을 선택할 것인지의 정보를 저장하는 레지스터, (170)은 마이크로컴퓨터(100c)의 버스 라인이다. 스위치(141)는 레지스터(160)의 값에 근거하여 접속점  $P_1 \sim P_{n-1}$  중의 하나를 선택한다.

다음에 동작에 대하여 설명한다.

우선 전원 투입시에 CPU(110)는 프로그램에 따라서 레지스터(160)에 소망하는 접속점을 선택하는 것을 나타내는 정보를 저장한다. 스위치(141)는 레지스터(160)에 저장된 정보에 근거하여 접속점을 선택하여 볼티지 팔로워형 증폭 회로(150)의 입력 단자에 전기적으로 접속한다. 즉, 프로그램에 의해서 선택된 접속점의 전압이 볼티지 팔로워형 증폭 회로(150)를 거쳐 출력 회로(130)에 전원으로서 입력되게 된다. 따라서, CPU(110)의 하드웨어를 그대로 프로그램만을 변경함으로써 기준 전압 VREF와 외부 주변 회로의 「H」 레벨의 전압이 상이한 여러가지 조합에 대응하는 것이 가능하다.

#### 발명의 효과

이상과 같이, 청구항 1에 기재된 발명에 따르면, 마이크로컴퓨터의 외부로부터 입력하기 위한 기준 전압 입력 단자로부터 입력된 기준 전압을 마이크로컴퓨터로부터 외부에 제어 신호를 출력하기 위한 출력 회로의 전원으로서 공급하도록 구성하였기 때문에, 마이크로컴퓨터의 전원 전압이 변동한 경우에 있어서도 출력 신호의 전압 레벨을 일정하게 하여 외부 장치의 오동작을 방지할 수 있는 효과가 있다.

청구항 2에 기재된 발명에 따르면, 볼티지 팔로워 회로에 의해서 기준 전압 입력 단자로부터 입력된 기준 전압의 전류 증폭을 하고, 전류 증폭후의 기준 전압을 출력 회로에 전원으로서 공급하도록 구성하였기 때문에, 출력 회로의 부하의 증대에 의한 기준 전압의 변동을 방지할 수 있는 효과가 있다.

청구항 3에 기재된 발명에 따르면, 출력 회로는 직렬 접속된 P 채널 전계 효과 트랜지스터와 N 채널 전계 효과 트랜지스터로 구성하였기 때문에, 마이크로컴퓨터의 전원 전압이 변동한 경우에 있어서도 출력 신호의 전압 레벨의 저하를 방지할 수 있는 효과가 있다.

#### (57) 청구의 범위

##### 청구항 1

기준 전압을 이용하여 소정 동작을 행하는 동작 회로를 갖는 마이크로컴퓨터에 있어서, 상기 기준 전압을 상기 마이크로컴퓨터의 외부로부터 입력하기 위한 기준 전압 입력 단자와, 상기 기준 전압 입력 단자로부터 입력된 상기 기준 전압을 전원으로서 하여, 상기 마이크로컴퓨터로부터 외부에 신호를 출력하기 위한 출력 회로를 구비하는 것을 특징으로 하는 마이크로컴퓨터.

##### 청구항 2

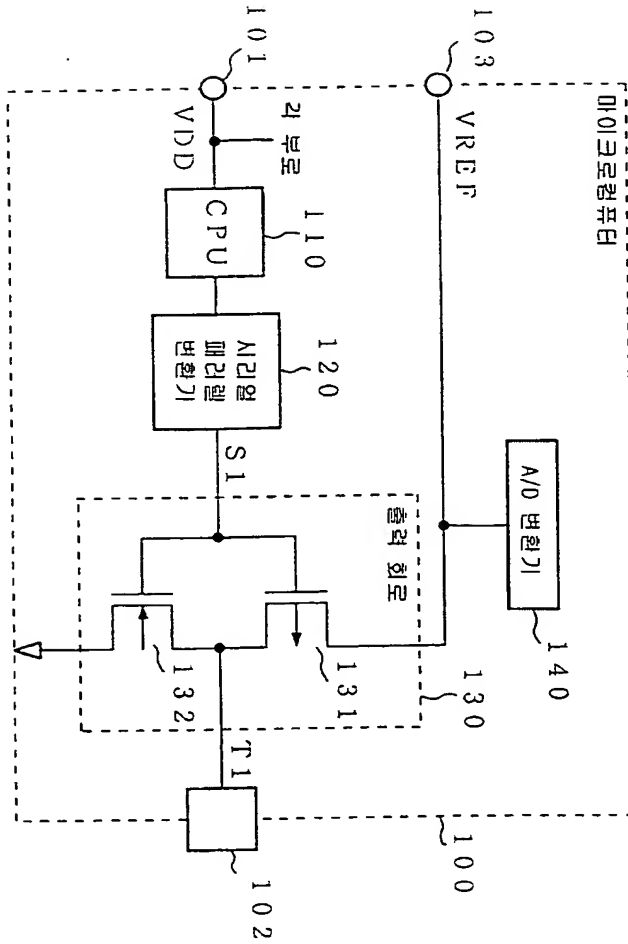
제 1 항에 있어서, 기준 입력 단자로부터 입력된 기준 전압의 전류 증폭을 행하여, 전류 증폭후의 기준 전압을 출력 회로에 전원으로서 공급하는 볼티지 팔로워 회로를 갖는 것을 특징으로 하는 마이크로컴퓨터.

##### 청구항 3

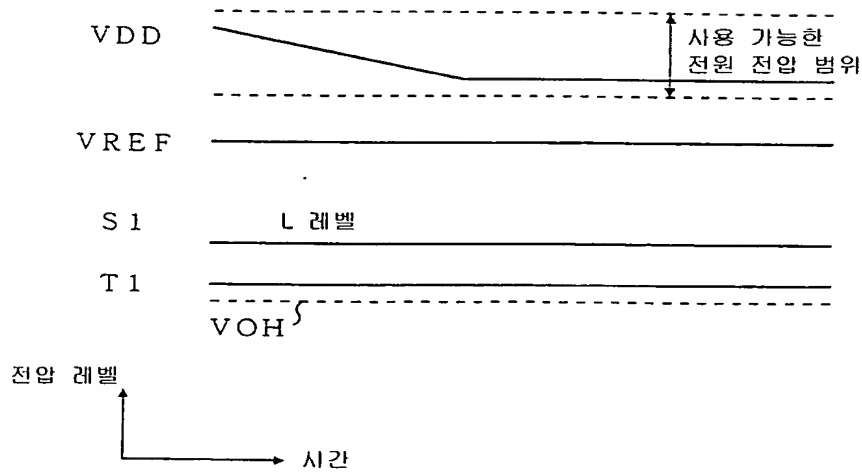
제 1 항 또는 제 2 항에 있어서, 출력 회로는 직렬 접속된 P 채널 전계 효과 트랜지스터와 N 채널 전계 효과 트랜지스터를 갖는 것을 특징으로 하는 마이크로컴퓨터.

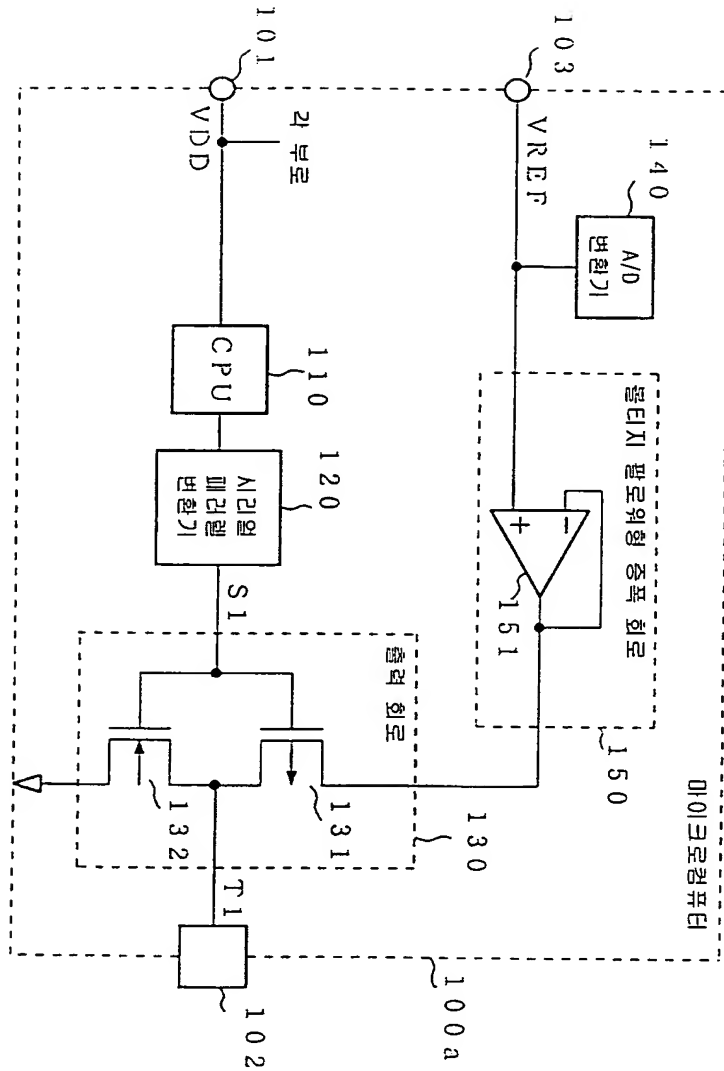
#### 도면

도면1



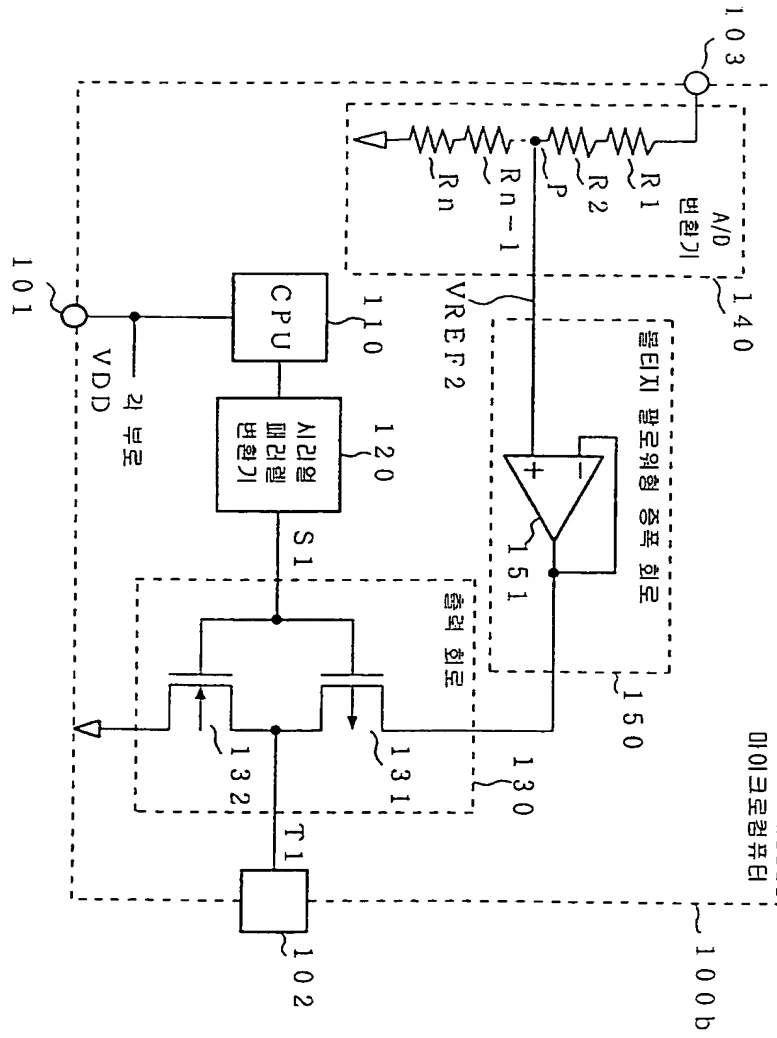
도면2



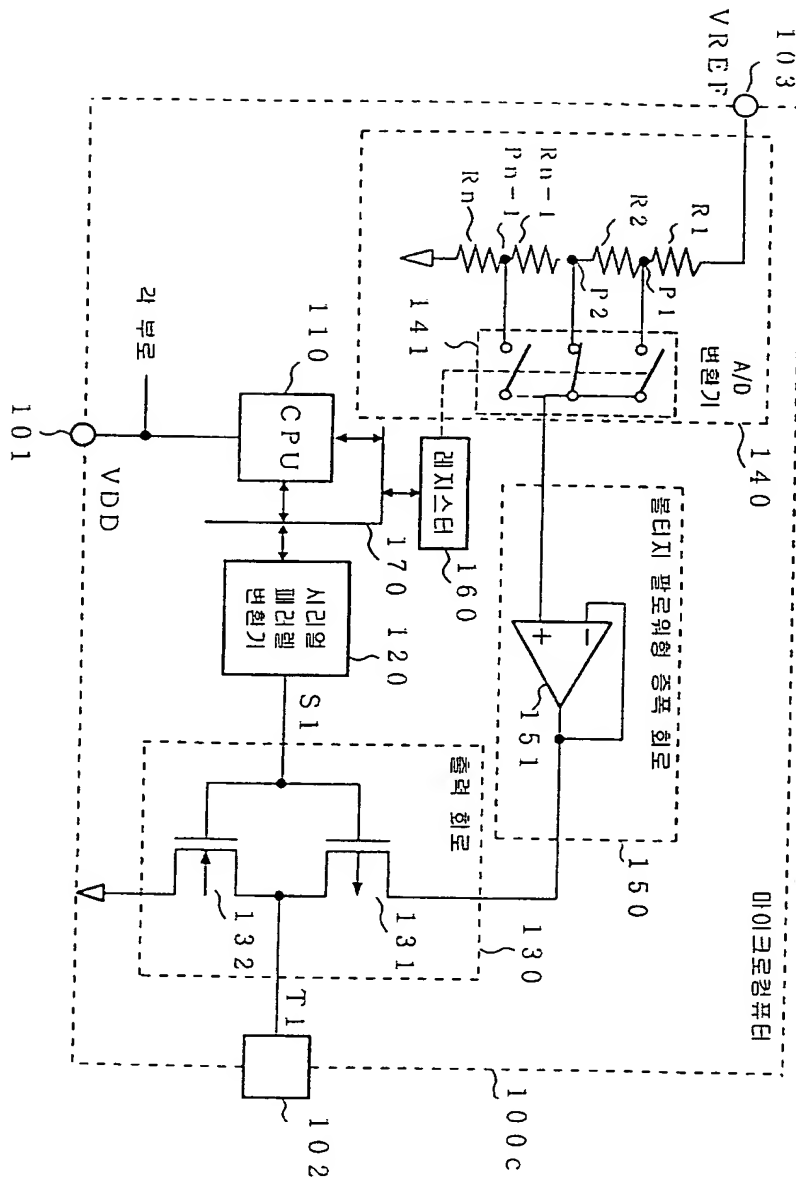


도면3

도면4

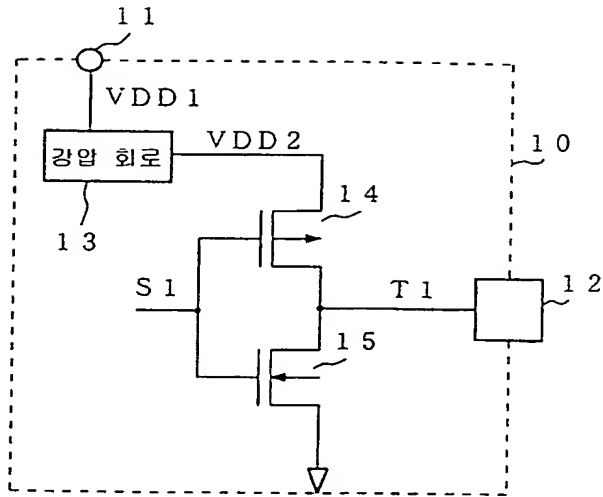


도면5





도면6



도면7

